

**K1329A**



**INFOLEC**

INFORMATIQUE ET ELECTRONIQUE

Age : 29 ans - Nationalité : Marocaine Disponibilité : **1<sup>er</sup> juin 2008**  
(demande de nationalité française en cours)

Mobilité géographique : Aix-Marseille (1), France (2)

**Votre contact :** Directeur Commercial  
**Alain DENIZON** Email : [adenizon@infolec.fr](mailto:adenizon@infolec.fr)

16, Rue Kléber  
92130 ISSY LES MOULINEAUX  
2, Chemin de Larramet  
31170 TOURNEFEUILLE

**Tél : 01 46 42 06 02**

**Tél : 05 61 06 40 41**

Statut : Salarié Infolec

## **INGENIEUR EN ELECTRONIQUE**

### *Spécialité numérique*

#### *Domaines de compétences*

- Software :
  - Logiciel Embarqué : développement de processeur.
  - Conception de System On Chip (SOC) (processeur MicroBlaze en **langage C**).
  - Traitement du signal.
- Hardware :
  - Développements de systèmes électroniques à base de FPGA (en langage VHDL).
  - Electronique numérique
- Système :
  - Test & Validation (Méthodologie, stratégie de mise au point)

#### *Expériences*

**Depuis le 02/01/08 : Mission pour INFOLEC chez BARCO – Bureau d'études en développement de FPGA**

- Projet : FPGA pour un calculateur aéronautique militaire (respect des normes DO 254)
- Mission :
  - Analyse du code source de projet « PLD NAV Step2 REUSE » afin de :
    - s'assurer de la bonne correspondance avec la documentation.
    - identifier les différences
    - régénérer les données manquants de la conception
  - Ecriture des test benches pour le projet GPS PLD.
    - Conception détaillée des blocs fonctionnels (Codage VERILOG).
    - Document de conception détaillée (en Anglais).
    - Tests unitaires des blocs fonctionnels.
    - Définition de Plan de validation .
    - Codage des Test Benches et simulation.

**2007 – AMESYS - ARTWARE, TOULOUSE (31) – stage - 3 mois**

Objectif(s) :

- Développement FPGA (en langage VHDL).
  - Implémenter dans le FPGA un dispositif à base de code de Hamming
  - Contrôler le bon fonctionnement de l'application temps réel.
- Conception des outillages de tests pour la carte ADC (électronique Analogique).

- *Procédures de test et validation.*  
Environnement(s) technique(s)
- Le FPGA a été développé avec le logiciel LIBERO en langage VHDL.
- La conception de l'outillage a été faite avec le logiciel ALTIUM DESIGNER 6.

**2005 - Laboratoire SIC – Université Poitiers (86) – Stage de fin d'études – 5 mois**

Objectif(s) :

- Pilotage du modem ML2724 avec le microcontrôleur PIC18F4550 (Microchip) pour assurer une transmission numérique avec un débit de 1 Mbits/s.  
Environnement(s) technique(s)
- Le microcontrôleur PIC18F4550 a été développé avec le logiciel MPLAB ICD2 en langage C et assembleur, en utilisant la carte de développement PICDEM 2 plus - PICDEM FS USB.

- *Développement **FPGA** : Environnements **ISE** (Xilinx) et **LIBERO** (Actel) (langage VHDL).*
- *Développement Logiciel embarqué : **EDK (MicroBlaze)** (langage C).*
- ***ModelSim** pour la simulation FPGA (langages VHDL).*
- ***CAO : Altium Designer***
- ***MPLAB** (Développement microcontrôleurs PIC) (langage C et Assembleur).*
- ***MATLAB** (traitement de signal).*
- *Visual C++.*
- *Système d'exploitation : Windows, Unix.*
- *Bureautique : MS-Office, OPEN-Office.*

2006 / 2007      **TITRE PROFESSIONNEL** : Concepteur Développeur de Systèmes Electroniques. *AFPA TOULOUSE.*

- Conception de System On Chip (SOC) (processeur MicroBlaze en **langage C**).
- Développements de systèmes électroniques à base de FPGA (VHDL).
- Test & Validation (Méthodologie, stratégie de mise au point).

2004 / 2005      **MASTER PROFESSIONNEL** 2<sup>ème</sup> année **RCA** (Réseaux, Communications, Automatique).

Spécialité : **Systèmes de transmission - UNIVERSITÉ DE POITIERS**

2003 / 2004      **MAÎTRISE EEA** (Electronique Electrotechnique et Automatique)  
Spécialité : **Traitement du signal - UNIVERSITE DE POITIERS**

Arabe	Bilingue
Français	Bilingue
Anglais	Technique

Dessin, Arts martiaux, Voyage, Chant, Sport.